

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-274116

(43)Date of publication of application : 22.10.1993

(51)Int.Cl.

G06F 7/00

G06F 7/50

(21)Application number : 04-067967

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 26.03.1992

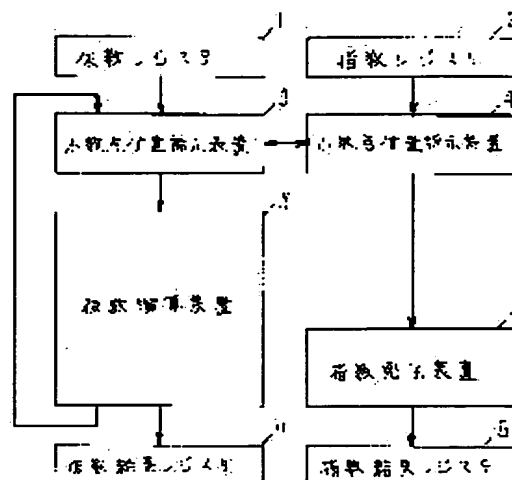
(72)Inventor : TAKAHASHI KAZUNORI

(54) FLOATING POINT ARITHMETIC UNIT

(57)Abstract:

PURPOSE: To provide the floating point arithmetic unit which can execute complicated function arithmetic deciding the number of valid digits at high speed.

CONSTITUTION: The mantissa part of floating point data is inputted to a mantissa register 1, and the exponent part is inputted to an exponent register 2. A floating point position instructor 4 detects the position of a floating point from the contents of the exponent register 2 and based on that position, a floating point position corrector 3 shifts the contents of the mantissa register 1 and generates fixed point data. Corresponding to the fixed floating point data, a mantissa arithmetic unit 5 executes the operation processing. Thus, high-speed operation is realized by omitting the exponent operation processing required for the conventional floating point operation.



LEGAL STATUS

[Date of request for examination]

03.03.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-274116

(43)公開日 平成5年(1993)10月22日

(51)IntCl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

G 0 6 F 7/00

7/50

L 9291-5B

8323-5B

G 0 6 F 7/ 00

1 0 1 T

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号

特願平4-67967

(22)出願日

平成4年(1992)3月26日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 高橋 一徳

香川県高松市寿町2丁目2番10号 松下寿

電子工業株式会社内

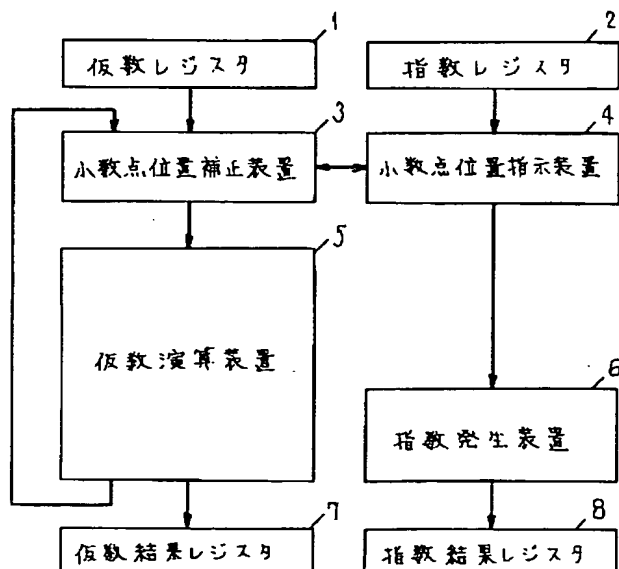
(74)代理人 弁理士 小鍛治 明 (外2名)

(54)【発明の名称】 浮動小数点演算装置

(57)【要約】

【目的】 有効桁数が決っている複雑な関数演算を高速に実行できる浮動小数点演算装置を提供することを目的とする。

【構成】 浮動小数点データの仮数部を仮数レジスタ1に、指数部を指数レジスタ2に入力する。小数点位置指示装置4は指数レジスタ2の内容から小数点の位置を検出し、それに基づき小数点位置補正装置3は仮数レジスタ1の内容をシフトして固定小数点データを生成する。仮数演算装置5では固定小数点データで演算処理を実行する。従来の浮動小数点演算に必要な指数演算処理を省略して高速な演算を実現する。



【特許請求の範囲】

【請求項1】 入力浮動小数点データの仮数部を保持する仮数レジスタと、前記入力浮動小数点データの指数部を保持する指数レジスタと、前記入力浮動小数点データから固定小数点データを生成するため、前記指数レジスタの内容から小数点の位置を検出し、前記仮数レジスタの小数点の位置をシフトするための制御信号を出力する小数点位置指示装置と、前記小数点位置指示装置からの第1の制御信号に従って、前記仮数レジスタの小数点の位置をシフトし固定小数点データを生成する小数点位置補正装置と、前記小数点位置補正装置の出力をうけ固定小数点演算を実行する仮数演算装置と、前記仮数演算装置の出力を保持する仮数結果レジスタとを備えた浮動小数点演算装置。

【請求項2】 仮数演算装置から出力された固定小数点データを浮動小数点データに変換するため、小数点位置補正装置はさらに、仮数演算装置の出力データから浮動小数点データの仮数部を生成し、得られた仮数部を仮数演算装置を通して仮数結果レジスタに格納し、小数点位置指示装置はさらに、前記小数点位置補正装置にて仮数部を形成するときに小数点がシフトした数に基づき、指数部を生成するための第2の制御信号を出力するものであって、前記小数点位置指示装置から出力された前記第2の制御信号に基づき指数部を生成する指数発生装置と、前記指数発生装置から出力された浮動小数点データの指数部を保持する指数結果レジスタとを有することを特徴とする請求項1に記載の浮動小数点演算装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は2進数の浮動小数点演算を実行する浮動小数点演算装置に関するものである。

【0002】

【従来の技術】図2は従来の浮動小数点演算装置の構成図を示すものである。図2において、1は処理すべき浮動小数点データの仮数部を保持する仮数レジスタ、2は前記浮動小数点データの指数部を保持する指数レジスタ、5は仮数レジスタ1の内容を入力して仮数部の演算を実行する仮数演算装置、9は指数レジスタ2の内容を入力して指数部の演算を実行する指数演算装置、7は仮

$$\sin(x) = a_{2n}x^{2n} + a_{2n-2}x^{2n-2} + \dots + a_2x^2 + a_0x^0 \quad (\text{数1})$$

各項の指数演算処理の時間が累積され、演算実行時間が著しく長くなってしまふ。

【0007】しかしながら浮動小数点データの有効桁数が決っていて、それ以上の精度は必要ない演算を実行する場合には、これはシステム全体からみると無意味な演算であり、各項のそれぞれを正規化処理する時間がかかってオーバーヘッドになる。

【0008】そこで本発明は、有効桁数が決っている関数演算の場合に、有効桁を含めたデータで演算処理を実行して、不必要な指数演算処理を省略する高速な浮動小

数演算装置5の出力を保持する仮数結果レジスタ、8は指数演算装置9の出力を保持する指数結果レジスタである。

【0003】以下、浮動小数点加算 $A+B$ ($A>B$)を例にあげその動作を説明する。アルゴリズムは以下に示す通りである。

(1) 桁合わせのためにA、Bの指数の差を求める。

(2) (1)で求めた指数差だけBの仮数をシフト。

(3) 仮数の加算。

10 (4) 加算後の仮数の正規化処理(加算後の仮数の最上位ビット(MSB)が'1'になるように仮数をシフト)。

(5) 指数の正規化処理((4)で仮数をシフトした分だけ指数を補正)。

【0004】以上の処理により浮動小数点加算が終了する。これを図2に適用した実行動作について説明する。指数レジスタ2及び仮数レジスタ1には演算に必要な2つのオペランドデータが設定されているものとする。

(1) 指数演算装置9において、指数レジスタ2の内容を減算して差を求めるとともに、基準となる指数を選定。

20 (2) 仮数演算装置5において、(1)で求めた差を入力して仮数レジスタ1の内容をシフトして桁合わせを実行する。

(3) 仮数演算装置5において、2つのデータの加算を実行する。

(4) 仮数演算装置5において、得られた演算結果のMSBが'1'になるように演算結果の仮数部をシフトする。

(5) 指数演算装置9において、基準となった指数を(4)で実行したシフト数だけ補正する。

30 【0005】以上の処理により浮動小数点加算が実行される。

【0006】

【発明が解決しようとする課題】上記従来の浮動小数点演算装置は、仮数部と指数部のデータを正規化する演算処理を行い、その都度浮動小数点データを算出することにより、全ての桁についての精度を保証する。このため特に四則演算を組み合わせた関数演算の場合は、指数演算処理の実行時間が累積されて、全体の演算時間は大きなものになってしまう。例えば、三角関数のように近似式(数1)を用いて計算する場合には、

数点演算装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するために本発明の浮動小数点演算装置は、入力浮動小数点データの仮数部を保持する仮数レジスタと、前記入力浮動小数点データの指数部を保持する指数レジスタと、前記入力浮動小数点データから固定小数点データを生成するため、前記指数レジスタの内容から小数点の位置を検出し、前記仮数レジスタの小数点の位置をシフトするための制御信号を出力する小数点位置指示装置と、前記小

点位置指示装置からの第1の制御信号に従って、前記仮数レジスタの小数点の位置をシフトし固定小数点データを生成する小数点位置補正装置と、前記小数点位置補正装置の出力をうけ固定小数点演算を実行する仮数演算装置と、前記仮数演算装置の出力を保持する仮数結果レジスタとを備えている。

【0010】

【作用】上記構成によれば、有効桁数が決っている関数演算の場合は、有効桁を含めた固定小数点データで演算処理を実行し、不必要な指数演算処理を省略して結果を得るので、高速な浮動小数点演算が実現できる。

【0011】

【実施例】図1は本発明の一実施例における浮動小数点演算装置の構成図を示すものである。図において、1は入力浮動小数点データの仮数部を保持する仮数レジスタ、2は入力浮動小数点データの指数部を保持する指数レジスタ、小数点位置補正装置3と小数点位置指示装置4と指数発生装置6とは、入力された浮動小数点データを本浮動小数点演算装置において固定小数点演算を実行するための固定小数点データに変換したり、固定小数点演算された後のデータを再び浮動小数点データに変換したりするものである。5は小数点位置補正装置3から入力された固定小数点データに対し固定小数演算を行なう仮数演算装置である。7は前記仮数演算装置5における演算結果の固定小数点データや、その固定小数点データを浮動小数点データに変換した後の仮数部を保持する仮数結果レジスタである。8は前記仮数演算装置5における演算結果の固定小数点データを浮動小数点データに変換した後の指数部を保持する指数結果レジスタである。

【0012】入力された浮動小数点データを仮数演算装置5において固定小数点演算を実行するための固定小数点データに変換する場合には、上記小数点位置指示装置4は指数レジスタ2の内容から小数点の位置を検出して仮数レジスタ1の内容をシフトするための第1の制御信号を小数点位置補正装置3に出力する。小数点位置補正装置3は小数点位置指示装置4からの前記第1の制御信号に従って仮数レジスタ1の内容をシフトして固定小数点データを生成する。

【0013】仮数演算装置5において固定小数点演算された後のデータを再び浮動小数点データに変換する場合には、上記小数点位置補正装置3は仮数演算装置5からの入力をうけて仮数部のデータを生成する。小数点位置指示装置4は、小数点位置補正装置3で仮数部のデータを生成するときに小数点のシフトした数に基づき、指数を生成するための第2の制御信号を指数発生装置6に出力する。指数発生装置6は前記第2の制御信号に従って指数データを発生する。

【0014】以上のように構成した浮動小数点演算装置の動作について、以下その基本的なアルゴリズムについて、入力データA、Bの加算を説明する。

(1) 固定小数点データ生成

・小数点位置指示装置4では小数点位置を最上位ビット(MSB)に設定することを予め決めておく。

・指数レジスタ2の内容から各データA、Bの小数点位置がMSBになるように仮数データをシフトするように小数点位置補正装置3へ第1の制御信号を出力する。

・小数点位置補正装置3において仮数レジスタ1の内容をシフトし、固定小数点データA1、B1を生成する。

(2) 固定小数点演算実行

10 ・加算演算装置5において固定小数点データの加算(A1+B1)を実行。

(3) 浮動小数点データ変換

・小数点位置補正装置3において、仮数演算装置5の演算結果C1の仮数正規化処理(MSBに'1'が来るように加算結果をシフト)を実行して、浮動小数点データの仮数部を生成し、結果を仮数結果レジスタ7に格納。

・小数点位置指示装置4は、仮数正規化処理における小数点のシフト数に基づく第2の制御信号を出力し、指数発生装置6において指数データを発生して指数結果レジスタ8に格納。

20 【0015】なお、固定小数点データを出力とする場合は、(2)の加算結果を仮数結果レジスタ7に格納して演算が終了する。

【0016】上記動作について具体的な数値を例にあげて加算(A+B)説明する。ここで、演算すべきデータの必要桁が小数点以下8桁であり、データは次のものを用いるとする。

【0017】 $A=1.0101010\cdots\times 2^{-1}$

$B=1.0101010\cdots\times 2^{-4}$

30 $C=A+B=0.10111111=1.0111111\times 2^{-1}$

(1) 固定小数点データ生成

$A1=0.10101010$

$B1=0.00010101$

(2) 固定小数点演算実行

$C1=A1+B1=0.10101010+0.00010101=0.10111111$

(3) 浮動小数点データ変換(正規化処理含む)

$C1 \rightarrow C=1.0111111\times 2^{-1}$

40 なお、演算結果として固定小数点データが必要な場合には(2)の処理で演算が完了し、加算結果C1を仮数結果レジスタ7に格納する。

【0018】このように必要な桁数がわかっている場合には指数処理を除いた固定小数点データ処理のみで演算は実行されるため、高速演算が可能となる。固定小数点データを出力値として必要とする場合には、予め小数点位置を小数点位置指示装置4に与えておくことで、所望の固定小数点データがさらに高速に得られる。

50 【0019】特に(数1)で示すような近似式を用いる複雑な関数演算の場合には、その効果が累積されて大き

な効果が得られる。これは関数演算処理の途中で使用するデータを固定小数点データとすることで、(1)固定小数点データ生成操作、(3)浮動小数点データ変換操作は不要となり、(2)固定小数点演算実行操作のみを繰り返して実行することになるためであり、浮動小数点データを

$$Y = A_0 + A_1 X^2 + A_2 X^4 + A_3 X^6 = A_0 + X^2 (A_1 + X^2 (A_2 + A_3 X^2))$$

(A_n : 定数, X : 入力データ) (数2)

(数2)の関数演算に必要な演算は加算と乗算であるが、それぞれの演算実行時間(クロック数)を次のようにする。

- ・本実施例 固定小数点データ加算 : m
- 固定小数点データ乗算 : n
- 固定小数点データ生成 : p
- 浮動小数点データ変換 : q
- ・従来 浮動小数点データ加算 : $m + s$

演算	式	本実施例時間	従来時間
固定小数点データ生成	—	p	—
乗算	$Y_0 = A_3 \times X^2$	m	$m + s$
加算	$Y_1 = A_2 + Y_0$	n	$n + t$
乗算	$Y_2 = X^2 \times Y_1$	m	$m + s$
加算	$Y_3 = A_1 + Y_2$	n	$n + t$
乗算	$Y_4 = X^2 \times Y_3$	m	$m + s$
加算	$Y = A_0 + Y_4$	n	$n + t$
浮動小数点データ変換	—	q	—

【0022】関数演算実行時間は、次のようになる。

- ・本実施例 : $3(m+n) + p + q$
- ・従来 : $3(m+n) + 3(s+t)$

固定小数点データ生成及び浮動小数点データ変換時間は浮動小数点演算における指数処理時間とほぼ同じと考えられるから、 $p+q=s$ とすると、本実施例による関数演算実行時間は $3(m+n)+s$ となる。

【0023】本実施例と従来との時間差は、

$$(\text{本実施例}) - (\text{従来}) = - (2s + 3t)$$

となる。即ち、(数2)の関数演算は本実施例により $(2s + 3t)$ クロック高速化されたことになる。

【0024】一般的に高速化の効果を評価する。四則演算の場合の浮動小数点演算における指数演算実行時間(固定小数点演算以外の時間)を $2s$ クロック(前処理 s 、後処理 s)、固定小数点演算を n クロック、関数演算処理内部の四則演算繰り返し回数を k 回であるとす。また本実施例での固定小数点データ生成及び浮動小数点データ変換時間を指数演算実行時間 s クロックと同じと仮定する。この場合の関数演算実行時間は次のようになる。

$$\text{【0025】・本実施例 : } kn + 2s$$

$$\text{・従来 : } k(n + 2s)$$

本実施例による速度向上は $2(k-1)s$ となる。

【0026】このように k が大きくなるに従ってその効果は比例して大きくなる(実際には前述したように $k =$

結果として得るときにだけ、正規化処理を行えばよいからである。

【0020】具体例を用いて、従来の場合との演算実行時間の比較をする。例として(数2)で示す関数演算を実行する場合を考える。

(s : 指数処理時間)

浮動小数点データ乗算 : $n + t$ (t : 指数処理時間)

(数2)の関数演算に必要な実行時間をまとめると(表1)のようになる。

【0021】

【表1】

1の場合にも効果はある)。すなわち四則演算を多数組み合わせて値を算出する関数演算は、内部で実行される四則演算の数が多いため、高速化の効果が大きくなる。

【0027】

【発明の効果】以上説明したように、本発明の浮動小数点演算装置によれば、有効桁数が決っている関数演算の場合に、有効桁を含めた固定小数点データで演算処理を実行して不必要な指数演算処理を省略するため、高速な浮動小数点演算が実現できる。特に、四則演算を多数組み合わせて値を算出する関数演算は、内部で実行される四則演算の数が多いため、本発明による高速化の効果が大きくなる。数値演算を多用するアプリケーションにおいてそのシステム性能に大きく影響する関数演算を高速に実行でき、その実用的効果は極めて大きい。

【図面の簡単な説明】

【図1】本発明の実施例における浮動小数点演算装置の構成図

【図2】従来の浮動小数点演算装置の構成図

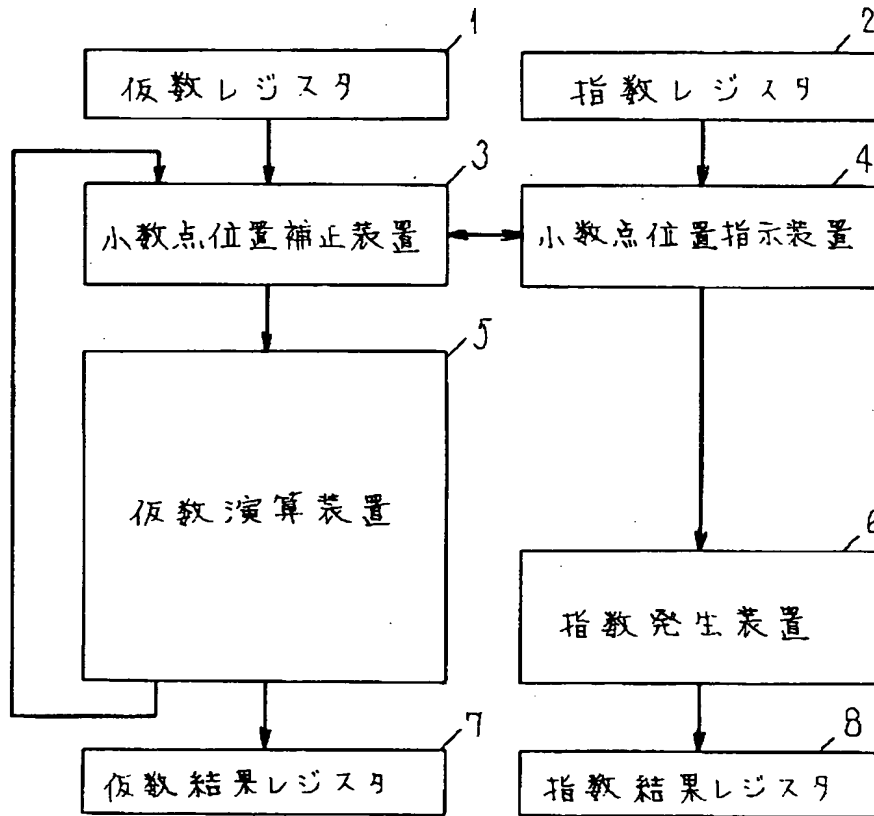
【符号の説明】

- 1 仮数レジスタ
- 2 指数レジスタ
- 3 小数点位置補正装置
- 4 小数点位置指示装置
- 5 仮数演算装置
- 6 指数発生装置

7 仮数結果レジスタ
8 指数結果レジスタ

9 指数演算装置

【図1】



【図2】

